

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 12 月 30 日  
Application Date

申請案號：091137930  
Application No.

申請人：日月光半導體製造股份有限公司  
Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2003 年 9 月 1 日  
Issue Date

發文字號：09220884020  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

# 發明專利說明書

一、 發明名稱	中文	加強散熱型封裝體及其製造方法
	英文	THERMAL-ENHANCE PACKAGE AND MANUFACTURING METHOD THEREOF
二、 發明人 (共1人)	姓名 (中文)	1. 陶恕
	姓名 (英文)	1. Tao, Su
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 高雄市左營區崇實新村72之2號
	住居所 (英文)	1. No. 72-2, Chungshshintsun, Tzuoying Chiu, Kaohsiung, Taiwan 813, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或姓名 (英文)	1. Advanced Semiconductor Engineering, Inc.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 高雄市楠梓加工區經三路26號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. 26 Chin 3rd Rd., Nantze Export Processing Zone Kaoshiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
	代表人 (英文)	1. Chang, Jason



四、中文發明摘要 (發明名稱：加強散熱型封裝體及其製造方法)

一種加強散熱型封裝體，其主要包含一半導體晶片、一載板單元、一散熱片單元及複數個凸塊。該半導體晶片係設置於該載板單元上且與該載板單元電性連接。其中，該等凸塊係設置於該載板單元上，且該散熱片單元係藉凸塊與該載板單元相連接，故能使半導體晶片產生的熱能夠順利地傳導至外界。再者，該載板單元至少具有一接地端，其可藉該等凸塊與該散熱片單元電性連接，以提供封裝體良好之屏蔽效果，減少電磁干擾。此外，本發明另提供製造上述加強散熱型封裝體之方法。

伍、(一)、本案代表圖為：圖7A

(二)、本案代表圖之元件代表符號簡單說明：

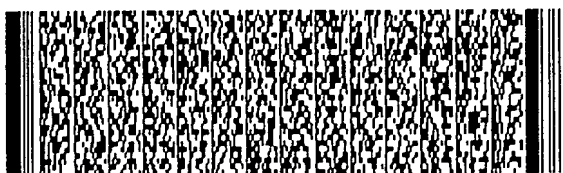
51 載板單元

512 載板單元上表面

514 載板單元下表面

陸、英文發明摘要 (發明名稱：THERMAL-ENHANCE PACKAGE AND MANUFACTURING METHOD THEREOF)

A thermal-enhance semiconductor package mainly comprises a semiconductor chip, a carrier unit, a heat spreader unit and a plurality of bumps. The semiconductor chip is disposed on the carrier unit and electrically connected thereto. The bumps are disposed on the carrier unit and the heat spreader unit is connected to the carrier unit by the bumps. In such manner, the heat generated from the

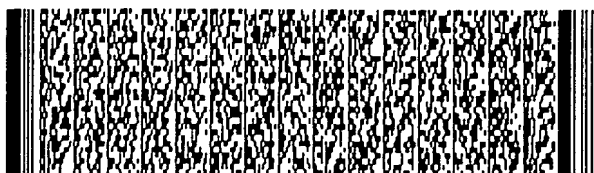


四、中文發明摘要 (發明名稱：加強散熱型封裝體及其製造方法)

- 61 半導體晶片
- 63 導電線
- 64 封膠體
- 66 凸塊
- 67 鐳球
- 71 散熱片單元

陸、英文發明摘要 (發明名稱：THERMAL-ENHANCE PACKAGE AND MANUFACTURING METHOD THEREOF)

semiconductor chip will be easily transmitted to outside. In addition, at least a ground terminal is formed on the carrier unit and the ground terminal will be electrically connected to the heat spreader unit via the bumps in order to provide better shielding effect. Besides, the invention also provides a method for manufacturing the thermal-enhance semiconductor package as



四、中文發明摘要 (發明名稱：加強散熱型封裝體及其製造方法)

陸、英文發明摘要 (發明名稱：THERMAL-ENHANCE PACKAGE AND MANUFACTURING METHOD THEREOF)

mentioned above.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

### (一)、【發明所屬之技術領域】

本發明係關於一種加強散熱型封裝體，特別是有關於一種具有散熱片之加強散熱薄型球格陣列封裝體及其製造方法。

### (二)、【先前技術】

近年來，隨著電子技術的日新月異，電子產品無不朝向輕、薄、短、小的趨勢設計，以提供更便利舒適的使用。為因應此一趨勢，用以保護半導體晶片以及提供外部電路連接的封裝結構也同樣需要輕薄短小化。

在電子構裝的領域中，球格陣列封裝(Ball Grid Array, BGA)形式係為一般常見的封裝形式，因其具有低接地電感及低電源電感及多接腳數等優點，故適合於高密度的封裝。球格陣列封裝係以BT(Bismaleimide-Triazine)或聚亞醯胺(polyimide)為主要材質之載板來承載晶片，並藉由導電性良好之金線電性連接晶片與載板。載板的一面具有排列成陣列型態錫球(solder ball)，其係用以將整個封裝結構體電性連接至外界電路(如印刷電路板)。

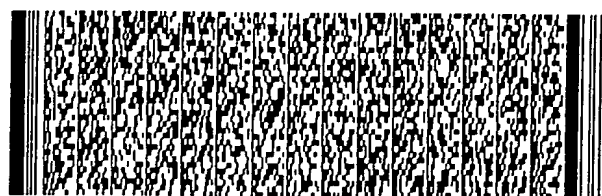
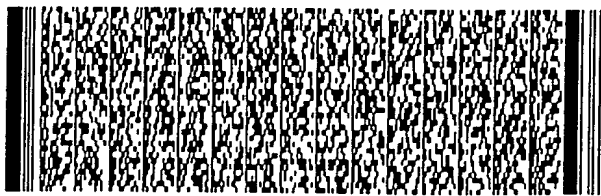
薄型球格陣列封裝(Low&Thin BGA)為一種晶片尺寸封裝(chip scale package, CSP)，其球距小、厚度薄。習知的薄型球格陣列封裝製程包含下列步驟：首先，如圖1所示，提供一載板1，此載板1包含數個載板單元11，其係以矩陣的方式排列。每一載板單元11包含一晶片承座



## 五、發明說明 (2)

112，及環繞於晶片承座112外圈之手指114(finger)。接著，如圖2所示，利用銀膠(silver paste)將數個晶片21分別貼合於每一載板單元11中的晶片承座上(未標示於圖中)，並且在黏晶製程後固化銀膠。然後以金線23進行打線程序來連接晶片21以及載板單元11之手指(未標示於圖中)。打線完成後，載板11以及貼在其上之晶片21係利用陣列封模方式(matrix molding process)以封膠體24包覆。接著，以雷射或油墨於封裝體之上表面打上識別標記(mark)。最後進行封膠後穩定固化(post curing)以及以切割刀切成單顆(singulation)，而完成整個封裝製程(如圖3所示)。

由於晶片於運行時會產生高熱，故為增加薄型球格陣列封裝之散熱速率，可於其表面加設一散熱片。一般散熱片係可利用直接貼附的方式，將散熱片以導熱膠貼附在封裝體之表面。或者，如圖4A及4B所示，於前述進行陣列封膜方式時，將一大尺寸散熱片3亦同時置於進行封膜的模具4中，此大尺寸散熱片3係包含複數個散熱片單元31，且每個散熱片單元31分別對應於每一載板單元11。將散熱片3與晶片21一起進行封膜，以使封膠體24連同散熱片3進行包覆，但散熱片3的表面係曝露在封膠體24的外面。承上所述，於封膠固化去模後，形成如圖5所示之具有散熱片之薄型球格陣列封裝結構。最後，連同散熱片3及載板1進行切割步驟，以形成如圖6所示之具有散熱片之薄型球格封裝結構。





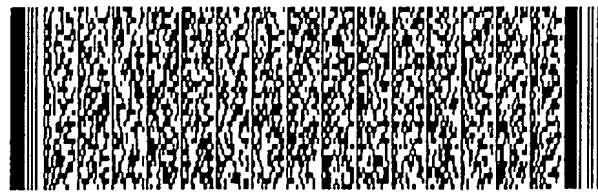
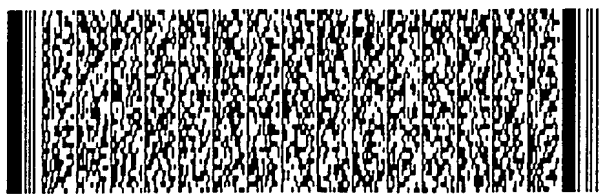
### 五、發明說明 (3)

然而，上述的薄型球格封裝結構仍存在些缺點，例如：散熱片並未與載板之接地線電性連接，因此，無法提供此封裝結構良好之屏蔽效果，尤其，對於高頻晶片(1G Hz 以上)而言，無法提供滿意之電性需求。另外，晶片運轉時所產生的熱，需先透過封膠體，才能將熱傳導至散熱片上，因此散熱效果並不是很好。再者，由於散熱片面積很大，故只能利用其兩邊支撐著，所以會因支撐點之不足，而導致散熱片因承受自身重力，以致彎曲變形，無法保持其平整性，嚴重影響封膠成形後之外觀。再者，散熱片因變形而產生之額外應力，會對其產品有不良的影響，如容易產生與封膠體脫離的現象。因此，如何避免上述問題，實為一重要之課題。

### (三)、【發明概要】

有鑑於上述課題，本發明之目的提供一種加強散熱型封裝體及其製造方法，其可提高封裝體的散熱性，以使封裝體內之晶片運作時，所產生的熱能夠順利地傳導至外界。再者，其可提供薄型球格陣列封裝體良好之屏蔽效果，以防電磁干擾。

緣是，為了達成上述目的，本發明係提供提供一種加強散熱型封裝體，其主要包含一半導體晶片、一載板單元、一散熱片單元及複數個凸塊。其中，該載板單元具有一上表面及一下表面；該半導體晶片設置於該載板單元之上表面並且與該載板單元電性連接；又，該等凸塊係設置



#### 五、發明說明 (4)

於該載板單元之上表面，且該散熱片單元係藉凸塊與該載板單元相連接。故能使半導體晶片產生的熱能夠順利地傳導至外界。此外，該載板單元之上表面係由一防銲層所覆蓋，並暴露出至少一接地端，故可藉該等凸塊與該散熱片單元電性連接，以提供封裝體良好之屏蔽效果，減少電磁干擾。

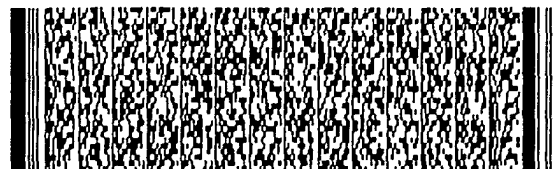
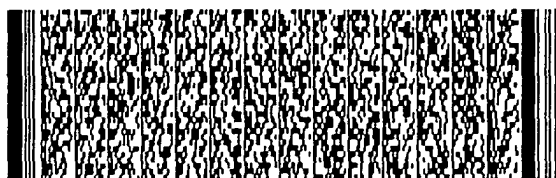
本發明亦提供一種加強散熱型封裝體之製造方法，其包括下列步驟：提供一陣列型載板，其包含複數個載板單元；每一載板單元上表面形成複數個凸塊；將複數個半導體晶片分別電性連接至每一載板單元；提供一陣列型散熱片，該陣列型散熱片係包含複數個散熱片單元；以一塑料包覆該等半導體晶片及該陣列型散熱片，以形成一矩陣式封膠體；及對該矩陣式封膠體進行一切割程序，以形成複數個封裝單元。

承上所述，本發明係利用凸塊與載板單元連接之特性，以提升封裝體之散熱效果；再者，更可提供封裝體良好之屏蔽效果，減少電磁干擾。

#### (四)、【實施方式】

以下將參照相關圖式，以說明本發明較佳實施例之加強散熱型封裝體。

圖7A係揭示本發明第一較佳實施例之加強散熱型封裝體，其主要包含一載板單元51、一半導體晶片61、複數條導電線63、一封膠體64及一散熱片單元71及複數個凸塊

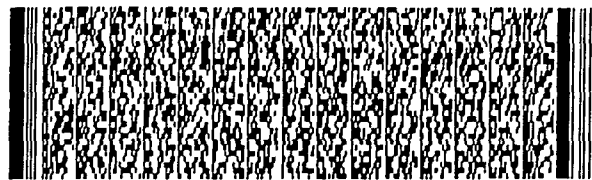
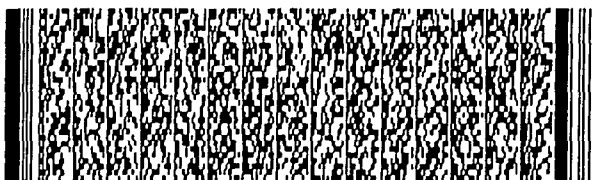


#### 五、發明說明 (5)

66。該載板單元51具有一上表面512及一下表面514，該半導體晶片61係設置於該載板單元51之上表面512且與該載板單元51電性連接。又，該等凸塊66係設置於該載板單元51之上表面512，且該散熱片單元71係藉凸塊66與該載板單元51相連接，故能使半導體晶片61產生的熱能夠順利地傳導至外界。其中，該凸塊66可為一導熱凸塊，而該導熱凸塊可為一導熱膠體。此外，如圖7B所示，係揭示本發明第二較佳實施例之加強散熱型封裝體，其中，該半導體晶片61亦可藉由導電凸塊68以覆晶接合方式與該載板單元51電性連接。

另外，該載板單元51為一有機載板(organic substrate)，故其上表面512更可由一防銲層(未標示於圖中)所覆蓋，並暴露出至少一接地端，以使該等凸塊66能藉由接地端而使載板單元51能與該散熱片單元71電性連接，以提供封裝體良好之屏蔽效果，減少電磁干擾。其中，該凸塊66可為一導電凸塊，而該導電凸塊可為一導電膠體或一金屬凸塊。再者，該載板單元51之下表面514更可形成有複數個導電元件67(如銲球)，用以與外界電性連接。此外，散熱片單元71之表面係具有一鉻膜，以防散熱片單元71之表面氧化。

承上所述，該載板單元51亦可為一釘架(lead frame)形式，即該加強封裝體可為一無外引腳封裝體(如QFN形式；如圖8A及8B所示，係分別為本發明第三及第四較佳實施例之加強散熱型封裝體)。值得注意的是，圖8A及8B中



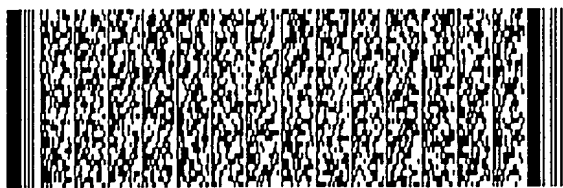
##### 五、發明說明 (6)

各元件之參考符號係分別與圖7A及7B中之各元件之參考符號相對應。

接著，如圖9所示，說明本發明之加強散熱型封裝體之製造方法。

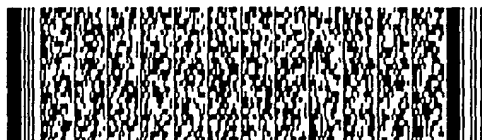
請參照圖9及圖10A、10B至圖14。首先，在步驟91中，提供一陣列型載板5，其包含複數個載板單元51(如圖11所示)；接著，於步驟92中，在每一載板單元51上表面形成複數個凸塊66(如圖10A、10B及10C所示)；之後，在步驟93中，將複數個半導體晶片61分別電性連接至每一載板單元51(如以覆晶接合連接或以打線接合之方式；如圖11所示)；再者，在步驟94中，提供一陣列型散熱片7，將其置於進行封膜的模具8中，且該陣列型散熱片7係包含複數個散熱片單元71，而每一散熱片單元71分別對應於每一載板單元51(如圖12所示)；最後，在步驟95中，以一封膠體64包覆該等半導體晶片61及該陣列型散熱片7，形成一矩陣式封膠體並對該矩陣式封膠體進行一切割程序，以形成複數個封裝單元(如圖13、14所示)。值得注意的是，圖10A、10B、10C、11、12至14中各元件之參考符號係分別與圖7A中之各元件之參考符號相對應。

由於，該散熱片單元71係藉凸塊66與該載板單元51相連接，故能使半導體晶片61產生的熱能夠順利地傳導至外界。再者，該載板單元51可藉該等凸塊66與該散熱片單元71電性連接，以提供封裝體良好之屏蔽效果，減少電磁干擾(如圖14所示)。



#### 五、發明說明 (7)

於本實施例之詳細說明中所提出之具體的實施例僅為了易於說明本發明之技術內容，而並非將本發明狹義地限制於該實施例，因此，在不超出本發明之精神及以下申請專利範圍之情況，可作種種變化實施。



## 圖式簡單說明

### (五)、【圖式之簡單說明】

圖1至圖3為一示意圖，顯示習知薄型球格陣列封裝體之製造步驟。

圖4A、圖5至圖6為一示意圖，顯示習知具有散熱片單元之薄型球格陣列封裝體之製造步驟。

圖4B為一示意圖，顯示習知之陣列型散熱片結構。

圖7A為一示意圖，顯示本發明第一較佳實施例之加強散熱型封裝體。

圖7B為一示意圖，顯示本發明第二較佳實施例之加強散熱型封裝體。

圖8A為一示意圖，顯示本發明第三較佳實施例之加強散熱型封裝體。

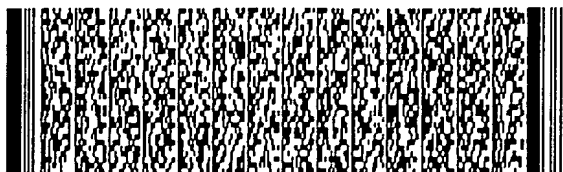
圖8B為一示意圖，顯示本發明第四較佳實施例之加強散熱型封裝體。

圖9為一流程圖，顯示本發明較佳實施例加強散熱型封裝體之製造方法的流程。

圖10A、圖10B、圖10C、圖11至圖14為一示意圖，顯示本發明第一較佳實施例之加強散熱型封裝體之製造步驟。

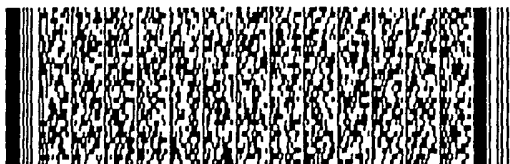
元件符號說明：

- 1 載板
- 11 載板單元
- 112 晶片承座



圖式簡單說明

- 114 手指
- 21 半導體晶片
- 23 金線
- 24 封膠體
- 3 散熱片
- 31 散熱片單元
- 4 模具
- 5 載板
- 51 載板單元
- 512 載板單元上表面
- 514 載板單元下表面
- 61 半導體晶片
- 63 導電線
- 64 封膠體
- 66 凸塊
- 67 導電元件(鐳球)
- 68 凸塊
- 7 散熱片
- 71 散熱片單元
- 8 模具
- 91 提供一陣列型載板，其包含複數個載板單元
- 92 形成複數個凸塊於載板單元上表面
- 93 設置複數個半導體晶片於載板單元上並電性連接之
- 94 提供一陣列型散熱片，該陣列型散熱片係包含複數個

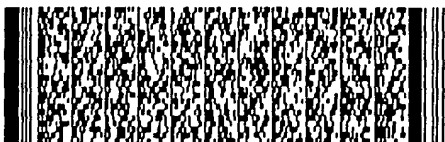


圖式簡單說明

散熱片單元，且將其容置於模具中

95 使陣列型散熱片中之散熱片單元對應於每一載板單元

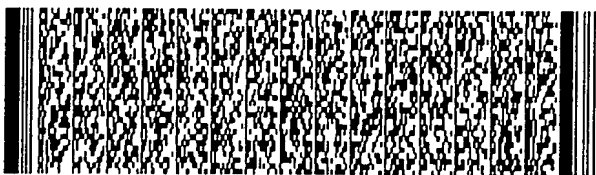
96 灌注塑料以形成矩陣式封膠體並對該矩陣式封膠體進行一切割程序，以形成複數個封裝單元





#### 六、申請專利範圍

1. 一種加強散熱型封裝體，包含：  
一載板單元，該載板單元具有一上表面及一下表面；  
一半導體晶片，該半導體晶片係設置於該載板單元之上表面並且與該載板單元電性連接；  
複數個凸塊，該等凸塊係設置於該載板單元之上表面；  
及  
一散熱片單元，該散熱片單元係藉該等凸塊與該載板單元相連接。
2. 如申請專利範圍第1項所述之加強散熱型封裝體，其中更包含複數個導電元件設置於該載板單元之下表面。
3. 如申請專利範圍第2項所述之加強散熱型封裝體，其中該導電元件係為鐳球。
4. 如申請專利範圍第1項所述之加強散熱型封裝體，其中該半導體晶片係具有一主動面及一背面，該半導體晶片係以其背面面向該載板單元之上表面設置，該半導體晶片之主動面係與該載板單元電性連接。
5. 如申請專利範圍第4項所述之加強散熱型封裝體，更包含複數條導電線，其係用以與該半導體晶片主動面電性連接。



六、申請專利範圍

6. 如申請專利範圍第5項所述之加強散熱型封裝體，其中該凸塊係定義一高度，以使該等導電線不與該散熱片單元相接觸。
7. 如申請專利範圍第6項所述之加強散熱型封裝體，其中更包含一封膠體，該封膠體係包覆該半導體晶片、該等導電線、該等凸塊及該散熱片單元。
8. 如申請專利範圍第7項所述之加強散熱型封裝體，其中該等凸塊係為導熱凸塊。
9. 如申請專利範圍第8項所述之加強散熱型封裝體，其中該等非導電凸塊係為導熱膠體。
10. 如申請專利範圍第7項所述之加強散熱型封裝體，其中該等凸塊係為導電凸塊。
11. 如申請專利範圍第10項所述之加強散熱型封裝體，其中該等導電凸塊係為金屬凸塊。
12. 如申請專利範圍第10項所述之加強散熱型封裝體，其中該等導電凸塊係為導電膠體。
13. 如申請專利範圍第10項所述之加強散熱型封裝體，其



#### 六、申請專利範圍

中該載板單元係為一有機載板，該載板單元之上表面係由一防銲層所覆蓋，且暴露出至少一接地端，而至少一該導電凸塊係與該接地端連接。

14. 如申請專利範圍第1項所述之加強散熱型封裝體，其中該半導體晶片係以覆晶接合方式與其該載板單元之上表面連接。

15. 如申請專利範圍第1項所述之加強散熱型封裝體，其中該載板單元係為一釘架。

16. 如申請專利範圍第15項所述之加強散熱型封裝體，其中該釘架為一無外引腳形式。

17. 如申請專利範圍第1項所述之加強散熱型封裝體，其中該散熱片單元的表面係具有一鉻膜。

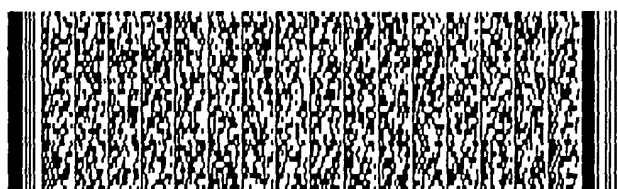
18. 一種加強散熱型封裝體之製造方法，包含：

提供一陣列型載板，其包含複數個載板單元，該載板單元具有一上表面及一下表面；

於每一載板單元上表面形成複數個凸塊；

將複數個半導體晶片分別電性連接至每一載板單元；

提供一陣列型散熱片，該陣列型散熱片係包含複數個散熱片單元，且每一散熱片單元係分別對應每一載板單元設



## 六、申請專利範圍

置；

以一塑料包覆該等半導體晶片及該陣列型散熱片，以形成一矩陣式封膠體；及

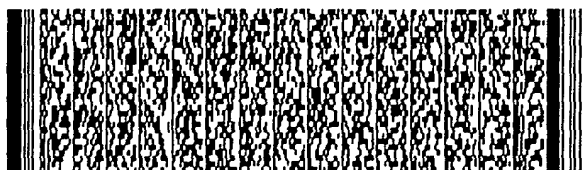
對該矩陣式封膠體進行一切割程序，以形成複數個封裝單元。

19. 如申請專利範圍第16項所述之加強散熱型封裝體之製造方法，其中該載板單元之上表面係由一防銲層所覆蓋，且暴露出至少一接地端，而至少一該凸塊係與該接地端連接。

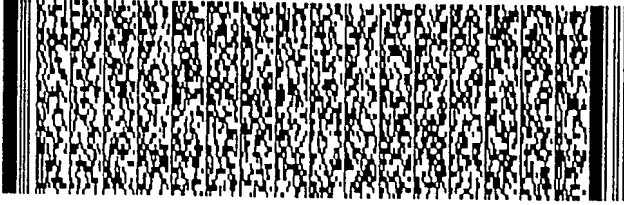
20. 如申請專利範圍第16項所述之加強散熱型封裝體之製造方法，其中該陣列型散熱片的表面係具有一鉻膜。

21. 如申請專利範圍第16項所述之加強散熱型封裝體之製造方法，其中更包含複數個導電元件設置於該載板單元之下表面。

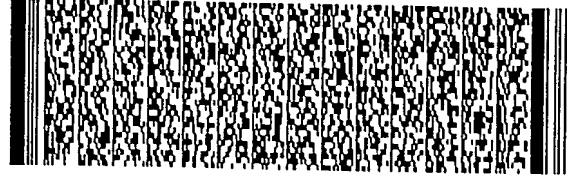
22. 如申請專利範圍第19項所述之加強散熱型封裝體，其中該導電元件係為銲球。



第 1/19 頁



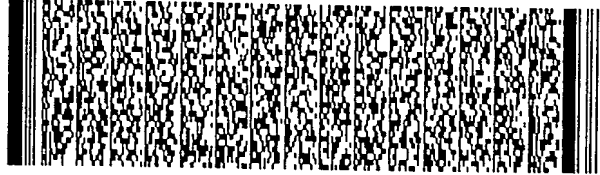
第 2/19 頁



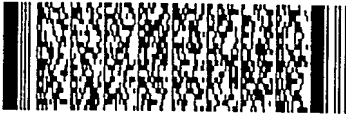
第 2/19 頁



第 3/19 頁



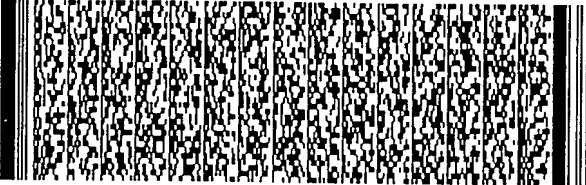
第 4/19 頁



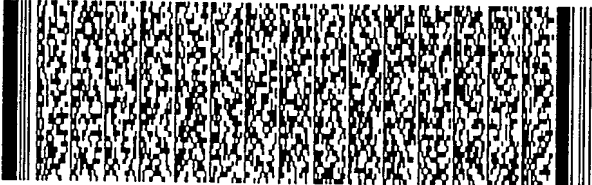
第 5/19 頁



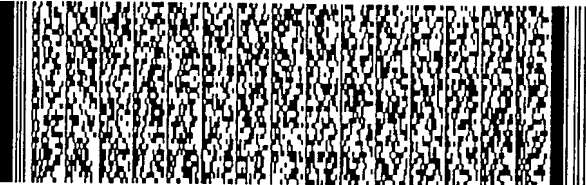
第 6/19 頁



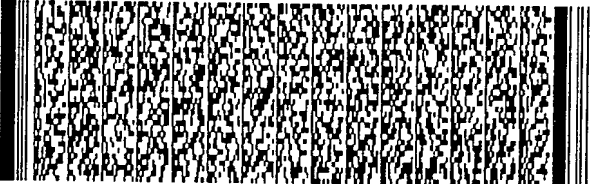
第 6/19 頁



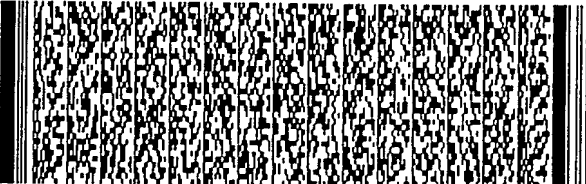
第 7/19 頁



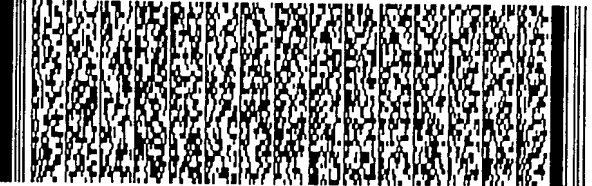
第 7/19 頁



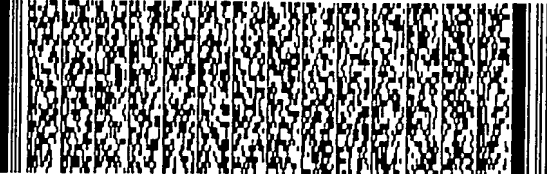
第 8/19 頁



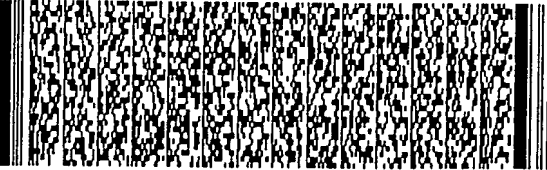
第 8/19 頁



第 9/19 頁



第 9/19 頁



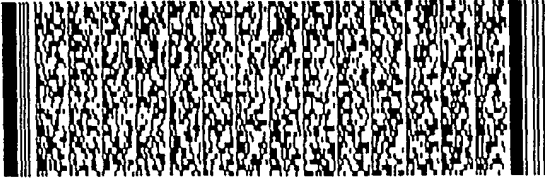
第 10/19 頁



第 10/19 頁



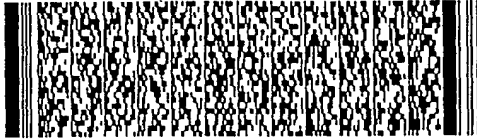
第 11/19 頁



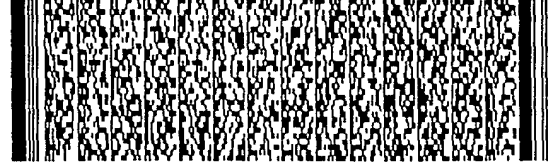
第 11/19 頁



第 12/19 頁



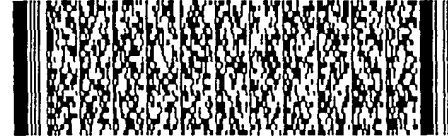
第 13/19 頁



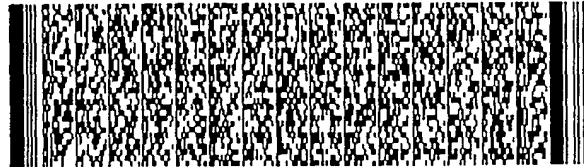
第 14/19 頁



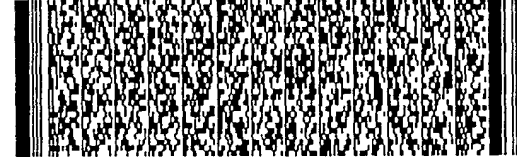
第 15/19 頁



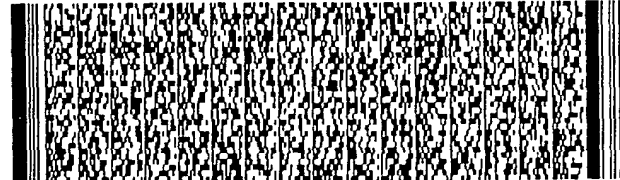
第 16/19 頁



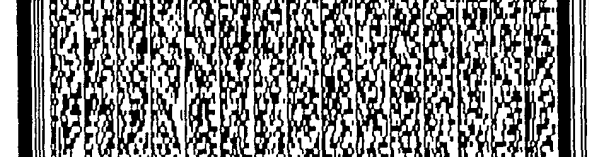
第 17/19 頁



第 18/19 頁



第 19/19 頁



圖式

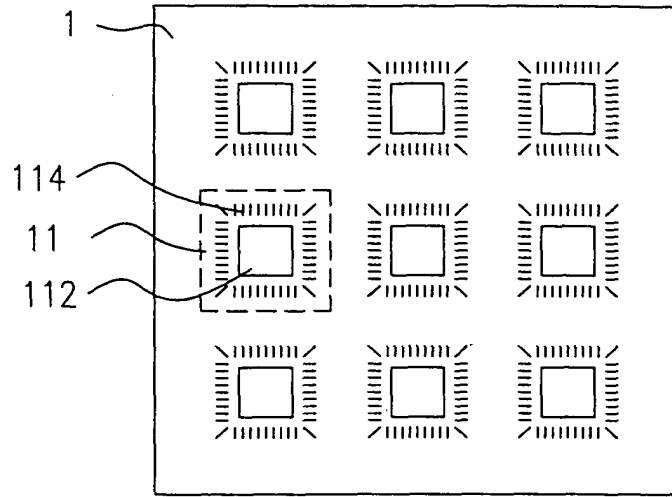


圖 1

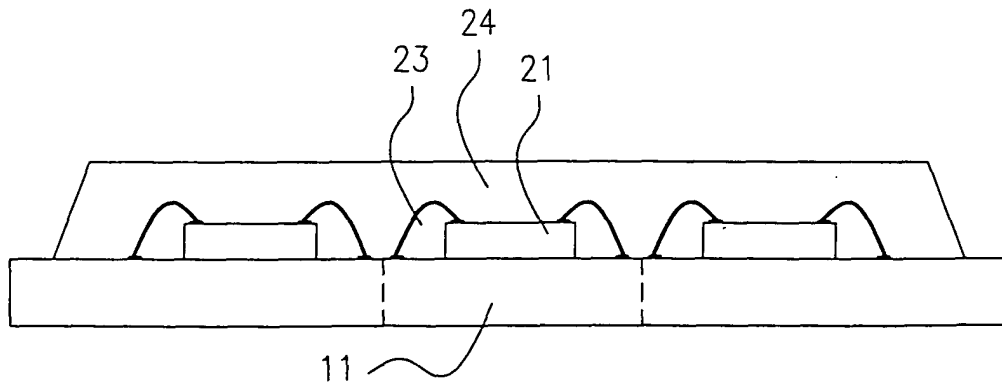


圖 2

裝

訂

線

圖式

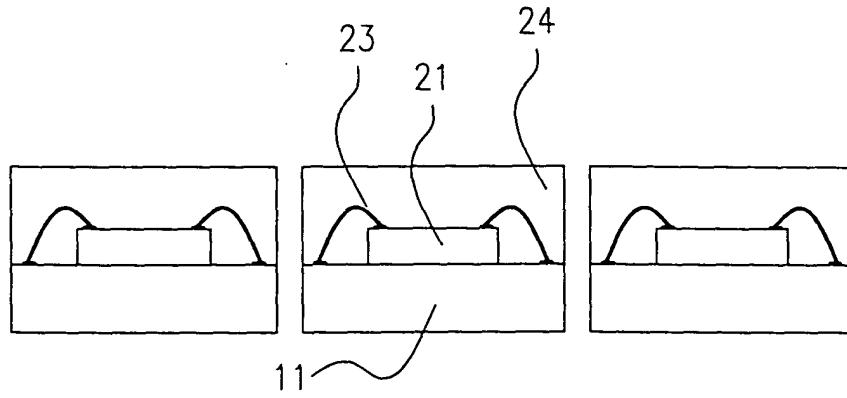


圖 3

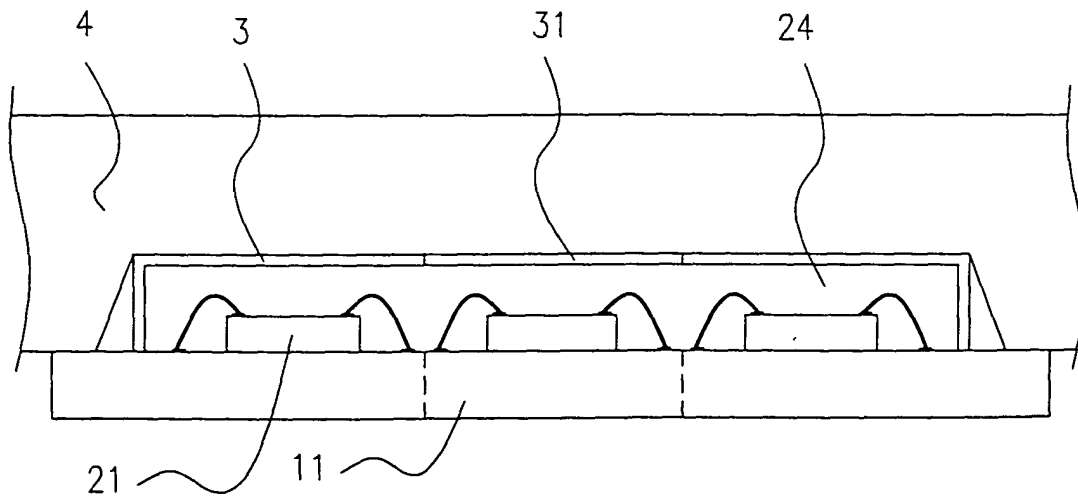


圖 4A

裝

訂

線



圖式

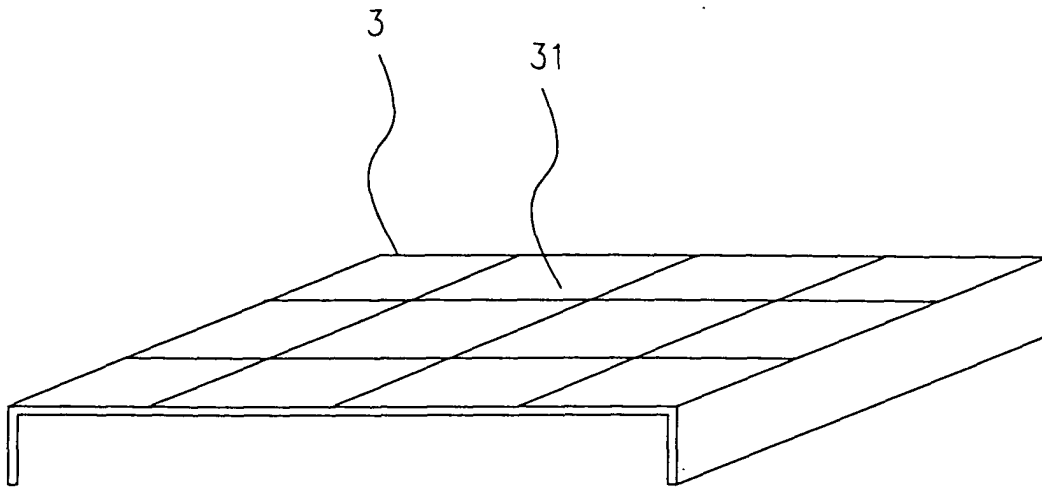


圖 4B

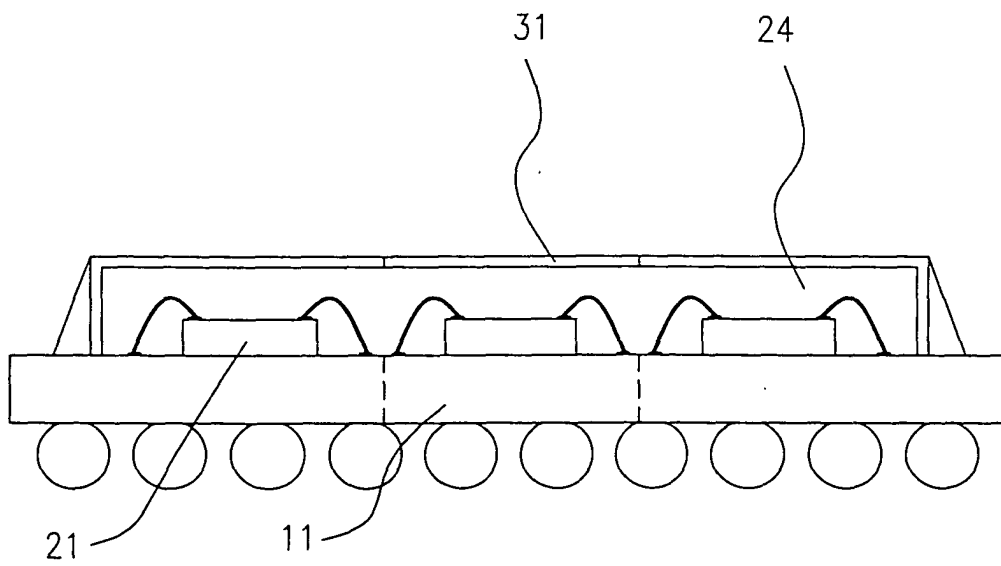


圖 5

裝

訂

線

圖式

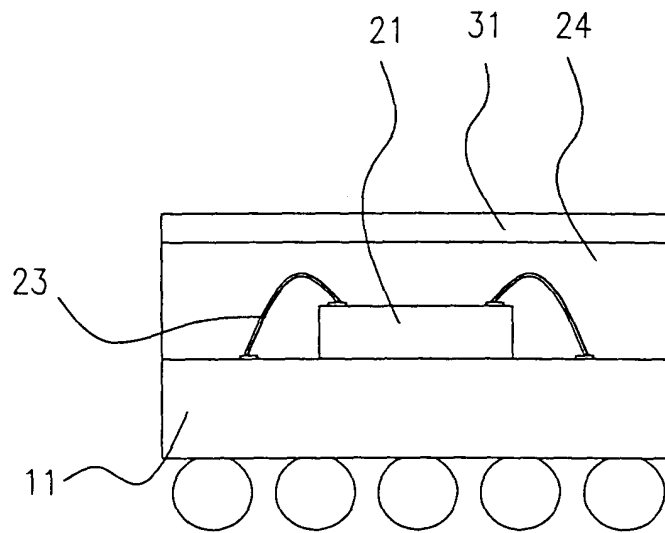


圖 6

裝

訂

線

圖式

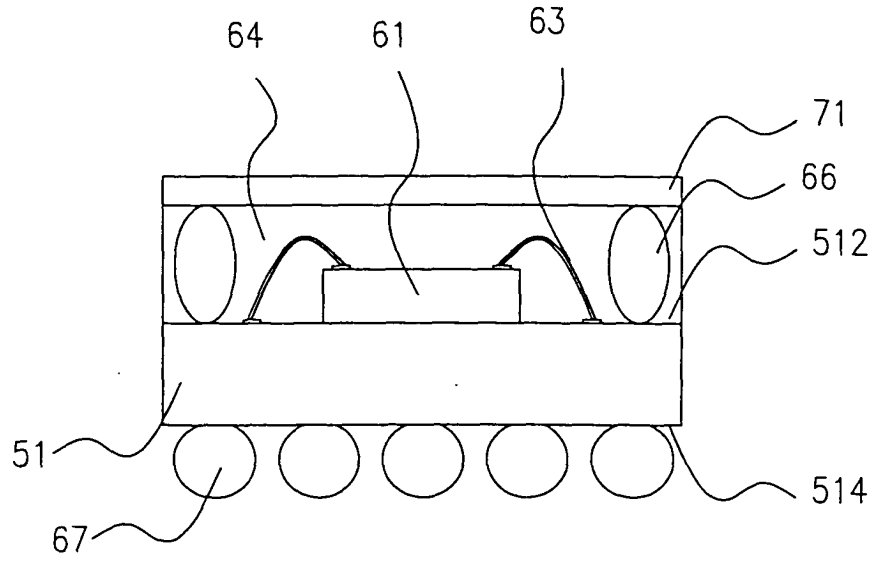


圖 7A

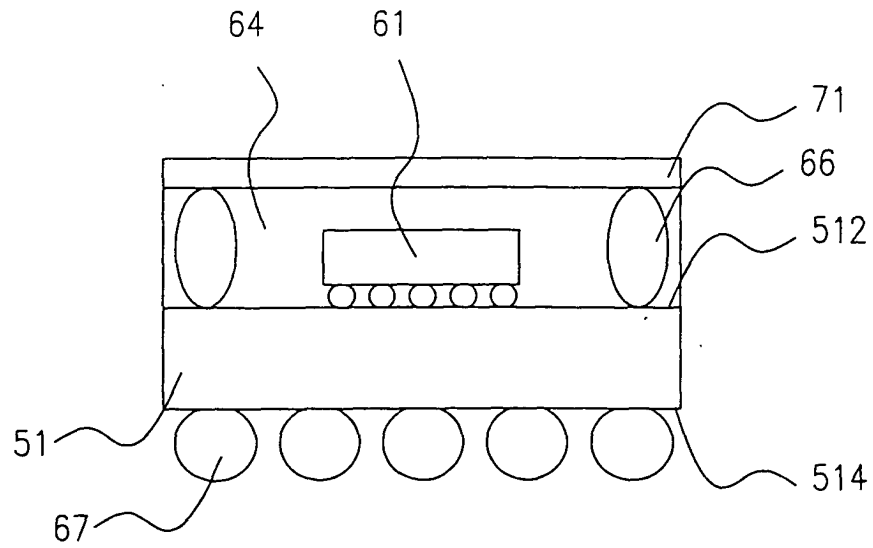


圖 7B

裝

訂

線

圖式

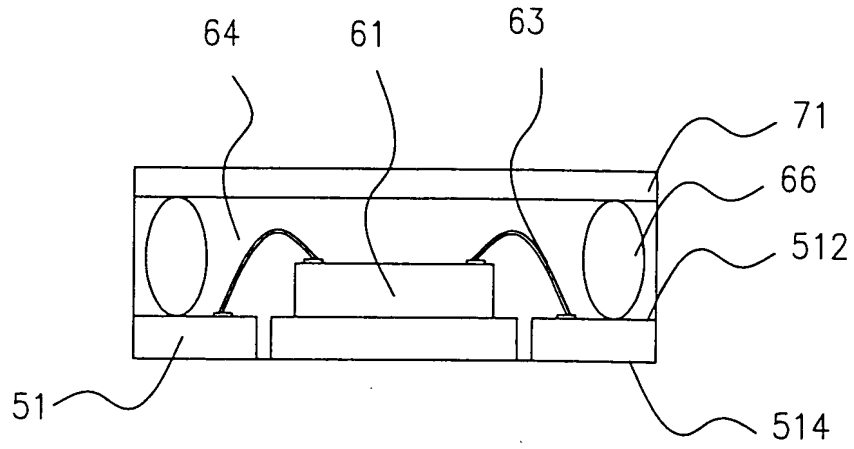


圖 8A

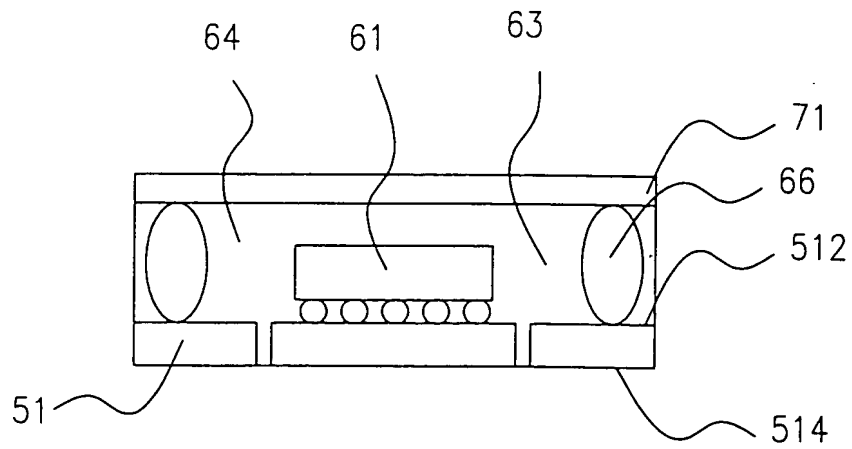


圖 8B

裝

訂

線

## 圖式

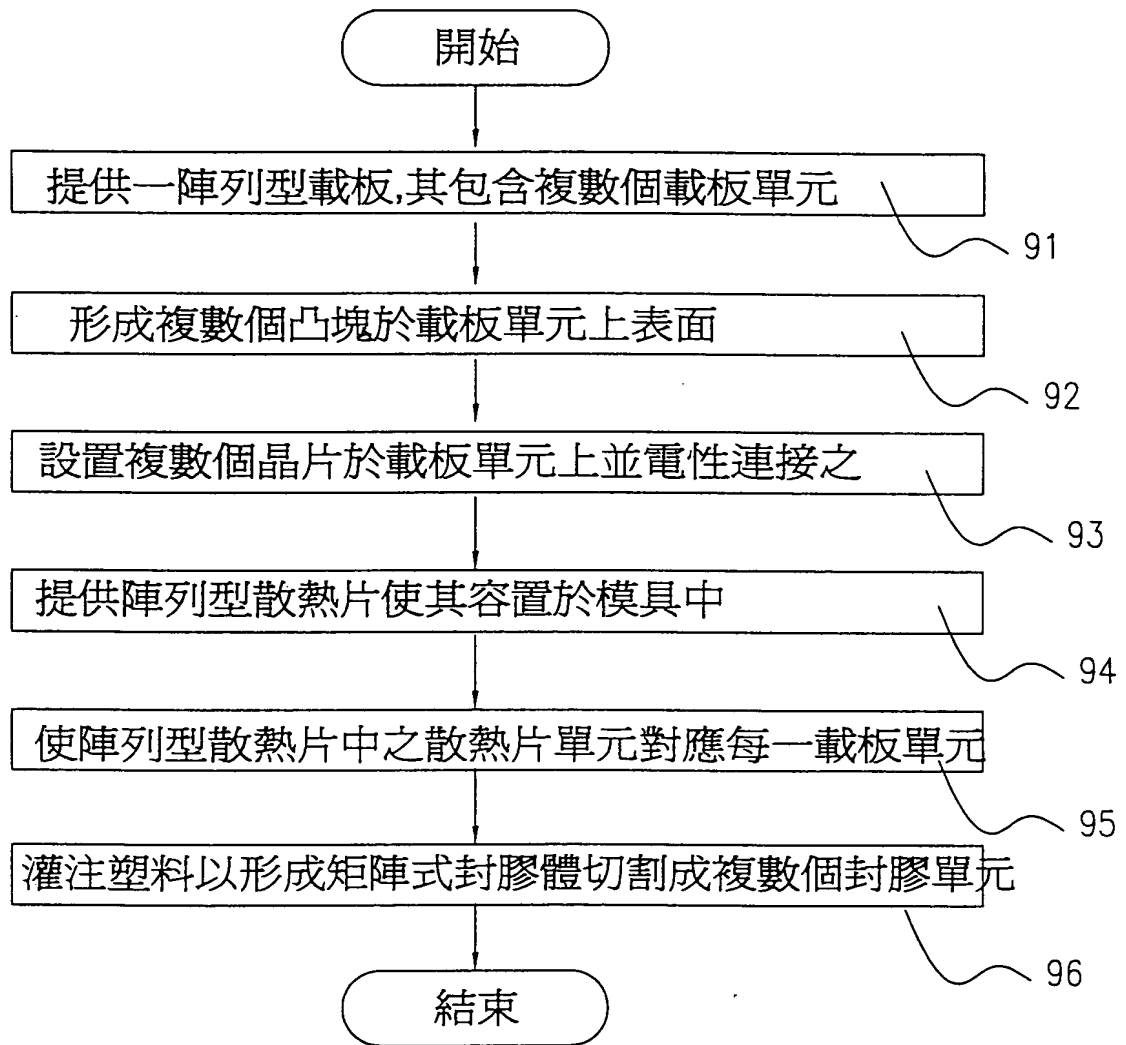


圖 9

圖式

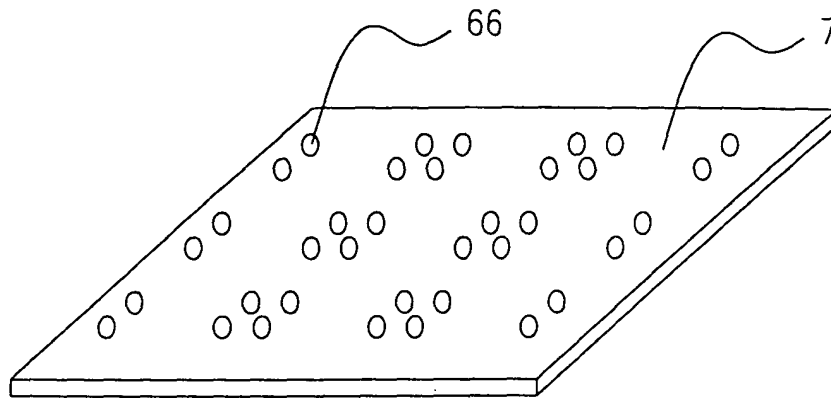


圖 10A

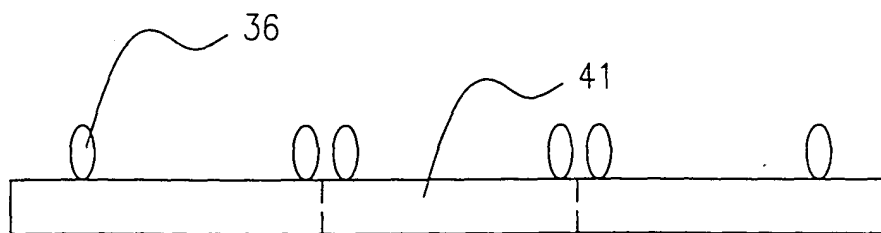


圖 10B

圖式

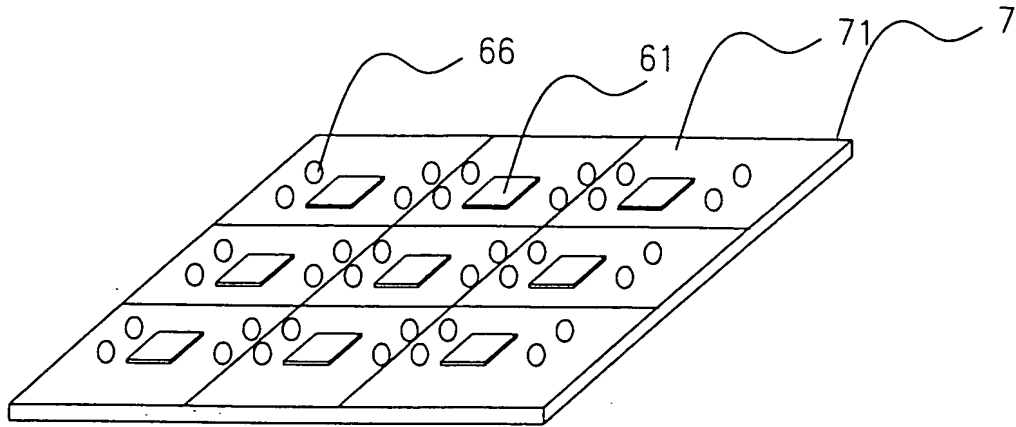


圖 10C

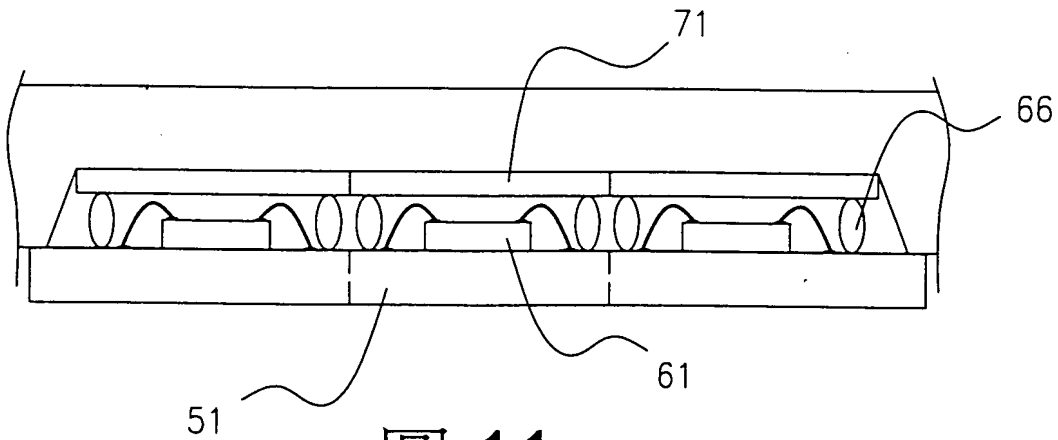


圖 11

裝

訂

線

圖式

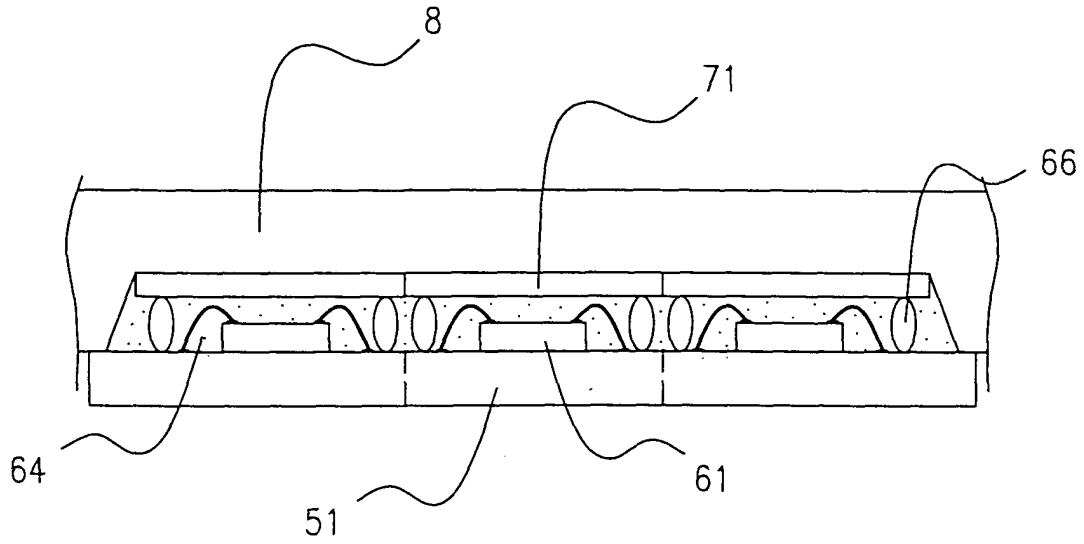


圖 12

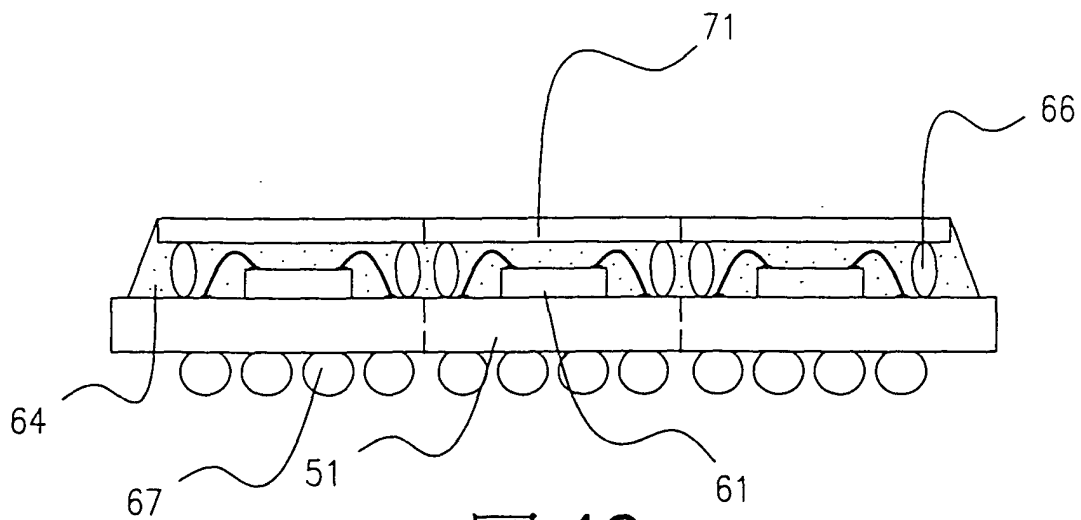


圖 13

裝  
訂  
線



圖式

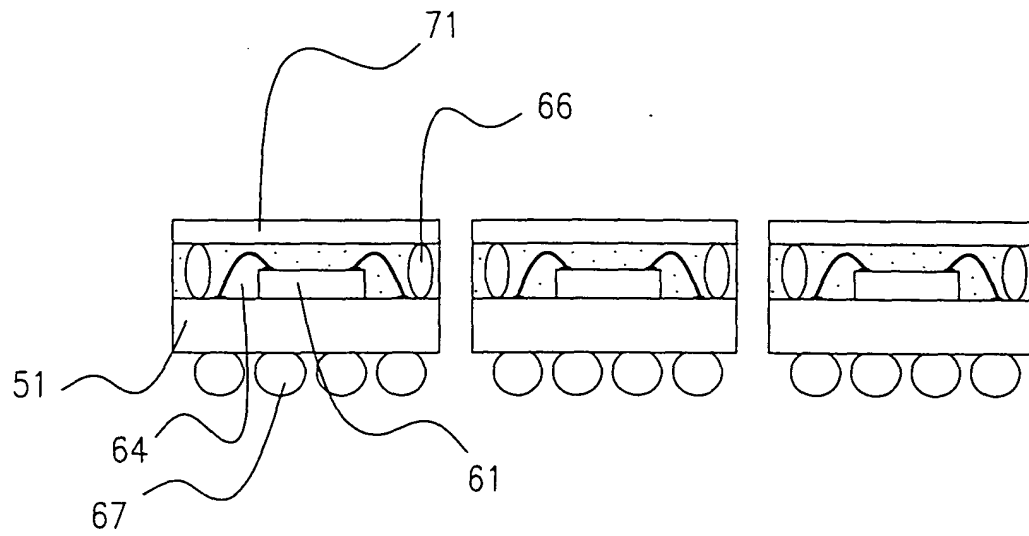


圖 14